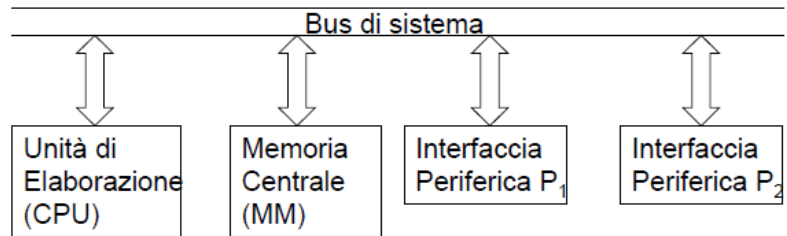
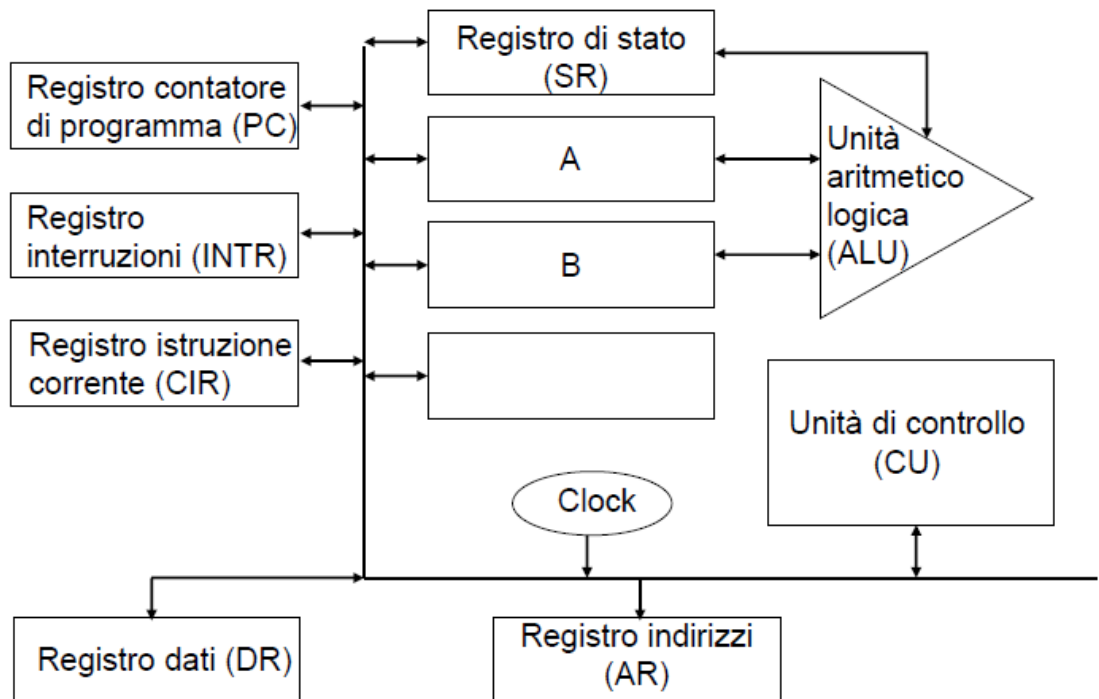


Schema macchina di Von Neumann

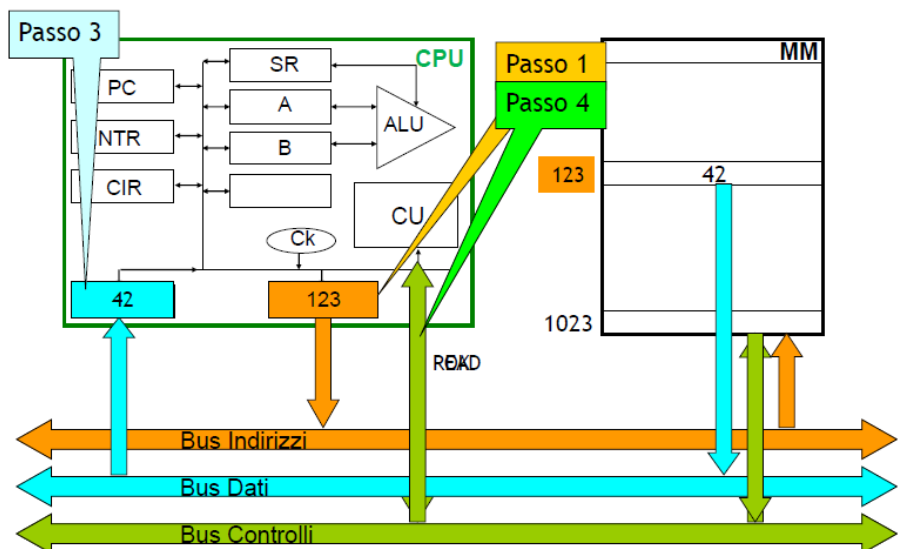


Schema CPU



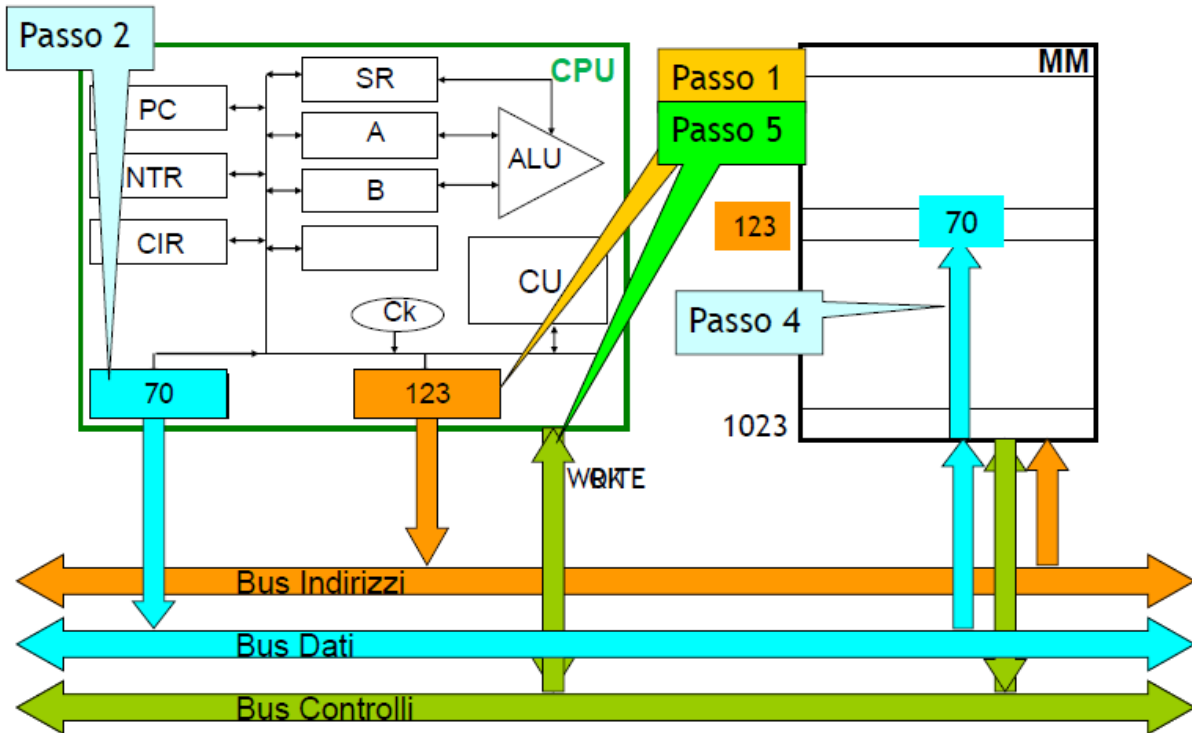
Sequenza di lettura:

1. L'unità centrale carica l'indirizzo della parola da leggere nel registro AR e lo trasmette alla memoria attraverso il bus indirizzi
2. Viene inviato alla memoria il comando di lettura attraverso il bus controlli
3. La memoria esegue l'operazione di lettura e trasferisce il contenuto della locazione indirizzata nel registro dati attraverso il bus dati
4. Tramite il bus controlli la memoria segnala all'unità di controllo che l'operazione è stata effettuata e che il dato è disponibile nel registro DR.



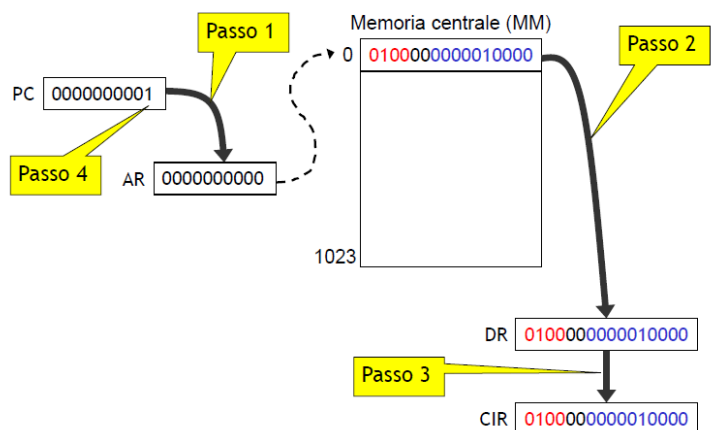
Sequenza di scrittura:

1. L'unità centrale carica l'indirizzo della parola di memoria in cui si vuole scrivere nel registro AR, lo trasmette alla memoria attraverso il bus indirizzi
2. L'unità centrale carica il dato da scrivere nel DR
3. L'unità centrale invia alla memoria il comando di scrittura attraverso il bus controlli;
4. La memoria eseguire l'operazione di scrittura, che trasferisce il contenuto del registro DR (attraverso il bus dati) nella locazione indirizzata
5. La memoria segnala all'unità centrale, attraverso il bus controlli, che l'operazione è terminata.



Fase di fetch:

1. Trasferimento dal registro del contatore di programma all'AR dell'indirizzo delle celle contenenti l'istruzione da eseguire
2. Lettura della memoria centrale della cella nell'indirizzo contenuto nell'AR e poi trasferimento del contenuto sul DR
3. Spostamento da DR al registro istruzioni correnti
4. Incremento di 1 del registro del contatore di programma



Fase di decodifica

CIR 01000000001000

Codice operativo 0100 = leggi da input